

Warszawa, dnia 2 kwietnia 2026 r.
KIGEiT/515/04/2026

Szanowny Pan Krzysztof Gawkowski
Wiceprezes Rady Ministrów
Minister Cyfryzacji

Szanowny Pan Dariusz Standerski
Sekretarz Stanu

Ministerstwo Cyfryzacji

Opinia KIGEiT

dotycząca dokumentu

„Polska w grze o przyszłość – polityka dla sektora półprzewodników 2026+”
z uwzględnieniem stanowisk członków i ekspertów KIGEiT.

1. Wprowadzenie

Niniejsza opinia Krajowej Izby Gospodarczej Elektroniki i Telekomunikacji (KIGEiT) dokonuje kompleksowej oceny dokumentu Ministerstwa Cyfryzacji (MC) pt. „**Polska w grze o przyszłość – polityka dla sektora półprzewodników**” w wersji z 27 lutego 2026 r. (dalej: „PSP”).

Opinia opiera się na:

- stanowiskach członków i ekspertów KIGEiT,

oraz na następujących materiałach analitycznych:

- warstwowym modelu ekosystemu ICT (*Silicon to Systems*), definiującym hierarchiczną strukturę „od materiału do systemu” (patrz załącznik zawierający definicję ekosystemu ICT);
- analizach KIGEiT dot. europejskich inicjatyw branżowych (*Call to Action IPC/GEA, Semicon Coalition, Chips Act Plus*);
- raportami i dokumentami europejskiego przemysłu półprzewodnikowego;
- analizą przyczyn erozji ekosystemu ICT w UE i USA (patrz zał. dot. wpływu porozumienia ITA);
- doświadczeniami międzynarodowymi (Foxconn Wisconsin, TSMC Arizona, *CHIPS Act USA*, CyberMicro PL).

W opinii przedsiębiorstw, które brały udział w procesach konsultacji, na pierwszy plan wysuwały się problemy, których rozwiązanie pozwoliłoby na szybszy rozwój przedsiębiorstw, poprawę wyników finansowych i zwiększenie poziomu innowacyjności w stosowanych technologiach i modelach biznesowych. KIGEiT dokonała syntezy tych opinii, wprowadzając do opinii szerszy kontekst, niezbędny do zgłaszanych rekomendacji.

2. Ocena ogólna PSP

KIGEiT wspiera inicjatywę Ministerstwa Cyfryzacji. Potrzebujemy polityki półprzewodnikowej wyrastającej z polityki przemysłowej państwa, która powinna być zdefiniowana w takim dokumencie jak konsultowana obecnie Strategia Rozwoju Polski do 2035 roku (SRP 2035). PSP stawia ważne pytania – o miejsce Polski w globalnym ekosystemie ICT.

Oceniamy go jako dobry, chociaż wymagający dokończenia i uzupełnień – co przyznają jego autorzy.

Przedsiębiorstwa działające w ramach ekosystemu ICT, działają w przestrzeni fizycznej, więc ramą analityczną niniejszej opinii jest **warstwowy model ekosystemu ICT**: fundament (**poziom 0** – sprzęt produkcyjny) i **pięć warstw produkcyjnych** (materiały, komponenty, montaż PCBA, integracja, produkty końcowe), uzupełnionych o elementy przekrojowe (oprogramowanie/IP oraz kadry/B+R). Każda warstwa jest warunkiem koniecznym istnienia warstw wyższych i może być tylko tak silna, jak silna jest dostępna warstwa niższa. Warstwy te są integrowane pionowymi komponentami wirtualnymi zapewniającymi narzędzia komunikacji, współpracy i wsparcia.

Jest oczywistym, że PSP posługuje się ramą analityczną, składającą się z siedmiu filarów, odzwierciedlającą silosową strukturę administracji rządowej. Każdy z tych filarów może stanowić pionowe wsparcie dla wszystkich lub wybranych warstw. Rama ta powinna być spójna z ramą analityczną przyjętą w SRP 2035. Większość podmiotów biorących udział w konsultacjach dot. PSP opiniowało również SRP 2035. Szczególnie dużo rekomendacji zawierały postulaty zmian prawnych. Dlatego **postulujemy uzupełnienie PSP o filar VIII – „Otoczenie prawne”**. W ramach tego brakującego filaru mamy szereg postulatów dot. modernizacji krajowego prawa gospodarczego, mechanizmów jego wykonywania, prawa UE oraz umów międzynarodowych.

Zebrane przez KIGEiT opinie zawierają pośrednio postulat, by w PSP pojawiła się diagnoza, która odpowie na pytanie, dlaczego przez ostatnie 30 lat wychodzenie z globalnych łańcuchów wartości doprowadziło do załamania się ekosystemu ICT w UE i co konkretne powinniśmy zrobić by zawrócić z tej drogi, by zwiększyć odporność na zakłócenia w dostawach komponentów strategicznych. Elementy takiej diagnozy zawarliśmy w **załączniku dot. porozumienia ITA**, stanowiących integralną część niniejszej opinii.

Dlatego przedsiębiorstwa odczytują PSP jako początek planowania, które może zaowocować przemyślaną procedurą kliniczną wyprowadzenia ze stanu krytycznego, w jakim jest unijny/polski ekosystem ICT.

Sytuacja w każdym z krajów UE jest nieco inna, co otwiera możliwość budowy komplementarnego zestawu specjalizacji, które łącznie będą mogły zafunkcjonować jako nowy vitalny europejski ekosystem ICT. Zawarta w PSP diagnoza jasno pokazuje, że Polska może być wartościowym partnerem, ale pilnie potrzebujemy odpowiedzi na pytanie: **jakie przyrządy półprzewodnikowe (dalej: p-p) są krytyczne dla polskiej gospodarki, a na których brak powinniśmy się uodpornić?**

KIGEiT jest przygotowana do współpracy. Autorzy PSP widzą tę lukę, postulując stworzenie „*mapy drogowej technologii kluczowych*” dopiero do końca 2026 roku – **zróbmy to szybciej razem**. Uważamy, że ta mapa powinna być punktem startu do realizacji wyznaczonych celów, a nie jego odległym rezultatem.

Rozwój technologii p-p przyspiesza w trzech równoległych torach: (1) zwiększanie skali integracji (technologia 2 nm wchodzi w fazę komercjalizacji), (2) rozwój przyrządów p-p mocy (nowe przyrządy, materiały, układy i zastosowania), (3) fotonika (obecnie dominująca krzemowa). Czynniki przyspieszającymi jest komercjalizacja technologii myślenia (obecnie AI) i transformacja energetyczna (produkcja ee, cyfryzacja sieci elektroenergetycznych, elektromobilność, elektryfikacja 4.0, implementacja AI w zarządzaniu urządzeniami mocy).

Postulujemy koncentrację na wykorzystaniu i wzmacnianiu kompetencji i możliwości w elektronice mocy i fotonice. Nie powinniśmy rozpraszać zasobów na poszukiwanie nowych przełomowych technologii bo je mamy. Powinniśmy przyspieszyć rozwój tych, w których jesteśmy mocni.

Dlatego apelujemy do rządu - nie traćmy kolejnych szans i nie marnujmy czasu. Do tego **potrzebujemy szybkiego zakupu dojrzałych technologii bazowych** (≥ 28 nm). Zastosujmy je do nowych materiałów

i przyrządów p-p dla fotoniki i elektroniki mocy. Reformujemy antyinnovacyjne państwo i dysfunkcyjne otoczenie prawne – wyrosłe z porozumienia ITA.

KIGEiT rekomenduje uzupełnienie dokumentu o cztery elementy.

Po pierwsze – identyfikację krytycznych typów przyrządów półprzewodnikowych dla polskiej gospodarki, infrastruktury i obronności, z analizą łańcuchów dostaw i tzw. „wąskich gardeł”.

Po drugie – budowę mechanizmów odporności dostaw: rezerwy strategiczne krytycznych komponentów, długoterminowe umowy z dostawcami, systematyczny monitoring łańcucha dostaw.

Po trzecie – dopasujemy retoryki do realnie istniejących możliwości i potrzeb polskiego przemysłu. Zbudujemy zdolności produkcyjne w dojrzałych procesach – od 28 do 250 nanometrów – które obsługują fotonikę, motoryzację, energoelektronikę i obronność.

Po czwarte – explicite włączenie wymiaru obronnego i infrastruktury *dual-use* do polityki półprzewodnikowej. Przy budżecie MON przekraczającym 160 miliardów złotych, bezpieczeństwo dostaw komponentów elektronicznych dla przemysłu zbrojeniowego to nie abstrakcja – to konkretna, pilna potrzeba.

To wnioski płynące z szerokiego spojrzenia na globalny ekosystem ICT. Szybkie wypracowanie naszego miejsca w ekosystemie ICT UE jest warunkiem odbudowy naszej suwerenności technologicznej, przemysłu obronnego i strategicznego bezpieczeństwa.

Postulujemy wyciągnąć wnioski z faktu, że na poziomie globalnym nie istnieje mechanizm ograniczający powstawanie monopolii. Dla ekosystemu ICT ma to daleko idące konsekwencje. Prawa ekonomii skali spowodowały, że łańcuch wartości elektroniki i oprogramowania na wielu poziomach uległ skrajnej koncentracji geograficznej. Taka monopolizacja nie powstałaby w ramach jednej jurysdykcji z funkcjonującym prawem o ochronie konkurencji. Skutkiem jest ekosystem o ekstremalnej kruchości: zakłócenie w jednym węźle przekłada się kaskadowo na całą światową gospodarkę. Kraje europejskie, w tym Polska, jak najszybciej powinny opuścić pozycje uzależnionych odbiorców, pozbawionych własnych zdolności produkcyjnych na kluczowych poziomach łańcucha wartości.

Postulujemy aktywne zaangażowanie w reformy UE, które w ciągu następnych 20 lat pozwolą rozwinąć w UE konkurencyjną produkcję zdefiniowanej grupy przyrządów półprzewodnikowych, stanowiących fundament nowoczesnych rozwiązań: od elektroniki konsumenckiej, przez motoryzację, telekomunikację i energetykę, po systemy medyczne, obronne oraz komputery. To najbardziej racjonalna odpowiedź na prawa ekonomii skali, które umożliwiły monopolizację wielu ekosystemów produkcyjnych i uzależnienie ich od globalnych monopolii działających w ramach światowego ekosystemu ICT. Rozwój Internetu, sztuczna inteligencja, energetyka OZE, autonomiczne pojazdy będą przyspieszać i zdecydować rozwój wiedzy i funkcjonowania społeczeństw. To zapowiada szybko rosnące zapotrzebowanie na rozwiązania cyfrowe, więc popyt na p-p będzie szybko rósł przez wiele nadchodzących dekad.

3. Cel główny PSP

3.1. Sformułowanie celu

PSP definiuje cel główny: *„Włączenie Polski w globalne łańcuchy wartości sektora półprzewodników poprzez rozwój krajowych kompetencji technologicznych, zwiększenie atrakcyjności inwestycyjnej oraz wzmocnienie odporności na zakłócenia w dostawach komponentów strategicznych.”*

KIGEiT ocenia ten cel jako strukturalnie słuszny, ale praktycznie bardzo trudny do osiągnięcia, gdyż jego realizacja nie zależy do woli politycznej rządu Polski. Nadal funkcjonujemy w otoczeniu prawnym, które doprowadziło do upadku ekosystemu ICT w UE. Te uwarunkowania bardzo utrudniają możliwość konkurencyjnego włączenia się w globalne łańcuchy wartości.

Dlatego, w opinii KIGEiT podstawowym celem polskiej polityki gospodarczej powinna być budowa ekosystemu ICT poprzez intensyfikację **rozwoju zastosowań nowoczesnej, specjalizowanej, bezpiecznej mikroelektroniki i fotoniki** wszędzie tam gdzie państwo polskie jest w stanie zapewnić stabilne warunki prowadzenia opłacalnej działalności produkcyjnej i usługowej o znaczeniu strategicznym, ważnym dla obronności, infrastruktury krytycznej itp..

3.2. Cechy obecnej polityki przemysłowej, systemu cel i prawa gospodarczego

UE nie buduje konkurencyjnego ekosystemu – buduje system zabezpieczenia dostaw. Dokument *Chips Act* subsydiuje enklawy zagranicznych koncernów (TSMC Drezno, Intel Magdeburg), których łańcuchy dostawcze biegną do Azji. Jak stwierdzają przedstawiciele europejskiego przemysłu w stanowisku z XI 2025: „*continuing focus on semiconductor chips alone – whether high end or legacy – will not be sufficient*”. Powstaje model, w którym „*wysokie ryzyko ponosi kapitał krajowy (startupy), stabilne segmenty rynku rozwijane są przez podmioty zagraniczne, a wartość intelektualna pozostaje poza Polską*”.

Porozumienie ITA tworzy odwróconą strukturę celną (*tariff inversion*) podważającą konkurencyjność każdej produkcji elektronicznej w UE. **Zerowe cła na gotowe wyroby przy utrzymanych cłach na materiały procesowe:** fotorezysty (~6,5%), kwas fluorowodorowy (~5,5%), gazy specjalne NF₃/SF₆ (~5,5%), zawiesziny CMP (~6,5%), targety do napyłania (2–5%) itd.. Analogicznie w PCB: laminaty 5,2%, prepregi 6,5%, FR4 5,0%. Efektywna stopa ochrony: ok. -2%. Dodając do tego skutki biznesowe różnic w poziomie ochrony środowiska, klimatu, różnice podatkowe i wyższe koszty pracy wynikające z poziomu zamożności UE oraz systemów bezpieczeństwa socjalnego, efektywna stopa ochrony może być znacznie poniżej -2%. Jej wyliczenie powinno być podstawą ustalenia cel ochronnych i opłat z tytułu CBAM. Dlatego bez wystąpienia z ITA i ustalenia poziomu ochrony, który zapewni europejskim firmom możliwości równej konkurencji, w UE nie można stworzyć globalnie konkurencyjnego ekosystemu ICT.

W wyniku 30-letniego procesu zaniku europejskiego ekosystemu ICT **powstała asymetria skali, która jest nieprzekraczalna** (na poziomie krajowym jak i UE) **bez radykalnej zmiany warunków prowadzenia działalności produkcyjnej w UE**. Stworzenie warunków pozwalających na włączenie polskich firm w globalne łańcuchy wartości w obszarze produkcji oznacza konieczność stworzenia stabilnych warunków prowadzenia opłacalnej działalności produkcyjnej. To wymaga skali produkcji i zdolności obsługi własnego rynku. Dlatego w UE i na poziomie krajowym wysiłki na rzecz zwiększenia atrakcyjności inwestycyjnej w zakłady produkcyjne są w obecnym otoczeniu prawnym nieefektywne.

W UE brak jest instrumentów popytowych, chroniących trwale europejską produkcję. Identyfikujemy tę lukę jako „*najpoważniejszą słabość systemową*”. Obecnie 2 bln EUR rocznych zamówień publicznych UE rozproszonych jest na 27 systemów bez preferencji europejskiej.

Silosowe myślenie o elementach ekosystemu ICT, skutkuje pomijaniem faktu istnienia powiązań funkcjonalnych i pozwala na stawianie błędnych tez. Przykładowo, wątpliwym jest, czy na etapie projektowania układów scalonych „*infrastruktura produkcyjna nie jest jeszcze potrzebna*”. Projekt fizyczny układu wymaga PDK (*Process Design Kit*) – kompletu szczegółowych danych opisujących konkretny proces technologiczny: modeli tranzystorów, reguł projektowych, bibliotek komórek, plików DRC/LVS. PDK jest dostarczany przez konkretny fab i bez niego projekt układu jest niemożliwy. Stwierdzenie sugeruje, że można rozwijać projektowanie bez dostępu do linii technologicznej, co jest głęboko błędne i może prowadzić do nietrafionych decyzji strategicznych. Sposób projektowania IC jest definiowany na poziomie projektowania linii technologicznej, a nie odwrotnie.

3.3. Doświadczenie międzynarodowe: subsydiowanie bez ekosystemu

Jest ich wiele, ale podajemy tylko 2 powszechnie znane przykłady ze względu na skalę jeden z Polski.

Foxconn Wisconsin (2017–2021): 4,8 mld USD subsydiów, plan 10 mld USD → 672 mln USD, 13 000 → 1 454 miejsc pracy. Przyczyna: **brak lokalnego ekosystemu dostawców**.

TSMC Arizona: opóźnienia z powodu braku kadry (500+ tajwańskich inżynierów) i konieczności importu materiałów z Azji. *CHIPS Act USA*: 52,7 mld USD, ale USA nadal produkują jedynie 4% światowych PCB i **nie mają produkcji komponentów pasywnych**.

CyberMicro (Polska, 2017/18): projekt opracowany dla MRiT przez ekspertów ITE/IMiF, PW/CEZAMAT i AGH – koncepcja budowy linii produkcji pilotażowej układów scalonych. Zakończony niczym wskutek braku możliwości osiągnięcia poziomu opłacalności i utraty zainteresowania władz na rok przed wyborami do Sejmu. Dlatego **realizacja każdej strategii wymagającej konsekwentnego działania przez co najmniej 15–20 lat** musi być chroniona prawnie przed skutkami zmian politycznych i niezależna od cyklu wyborczego.

3.4. Propozycja wdrożenia praktyki w całej polityce przemysłowej

KIGEiT proponuje, by włączenie Polski w globalne łańcuchy dostaw polegało na aktywnym udziale Polski w tworzeniu otoczenia niezbędnego do odbudowy europejskiego ekosystemu ICT, obejmującego pełny łańcuch wartości: od materiałów przez chipy, montaż (packaging) przyrządów półprzewodnikowych, PCB/PCBA po produkcję sprzętu i integrację systemową, z priorytetem odbudowy zastosowań specjalizowanej mikroelektroniki, fotoniki i oprogramowanego sprzętu elektronicznego przeznaczonego do zastosowań w przemyśle obronnym, w zakładach produkcji strategicznej i sieciach infrastruktury podwójnego zastosowania w sposób spójny z długoterminową strategią odbudowy ekosystemu ICT w UE.”

Warunkiem opłacalnej produkcji chipów w UE, jest rozwój rynku wewnętrznego. Wymaga to zwiększenia popytu na te przyrządy po stronie istniejącej produkcji PCB/PCBA, z perspektywą rozwoju montażu przyrządów półprzewodnikowych do poziomu packaging m.in. chipów pamięci i układów logicznych.

Bezpieczeństwo infrastruktury podwójnego zastosowania i zapewnienie ciągłości produkcji zakładów strategicznych w warunkach kryzysu lub wojny, wymagają znacznego podniesienia odporności polskiego ekosystemu ICT, co postulujemy realizować poprzez:

- rozwój technologii materiałów, w których posiadamy kompetencje na poziomie światowym;
- ustalenie listy oprogramowanych elektronicznych produktów przeznaczonych do pracy w infrastrukturze i przemyśle, które muszą być produkowane od poziomu PCB w Polsce lub w UE.

3.5. Synteza zmian między wersjami dokumentu (2025 → 2026)

Wersja 2026 dodaje filary VI–VII i rozszerza horyzont, ale fundamentalna architektura pozostaje ta sama: koncentracja na przyciąganiu zagranicznych inwestycji w chipy poprzez subsydia, bez uwzględnienia pozostałych warstw łańcucha wartości. Brak ram czasowych wizji i filaru prawnego uniemożliwia ocenę realizmu założeń – co KIGEiT uznaje za istotną słabość, biorąc pod uwagę, że budowa kompetencji od podstaw w najszybciej rozwijanej dziedzinie technologicznej **jest zadaniem na co najmniej 15–20 lat.**

Pozytywną zmianą jest stwierdzenie w Filarze I, że Polska powinna „**budować komplementarne do Chips Act zdolności krajowe, odpowiadające specyficznym potrzebom własnego przemysłu**”. KIGEiT zaznacza jednak, że to stwierdzenie, bez rozwinięcia myśli nie jest spójne z celami określonymi w rozdziale Wizja i Cele, które koncentrują się na włączeniu w globalne łańcuchy wartości.

4. Mocne strony PSP i ich ograniczenia

4.1. Rozpoznanie kontekstu geopolitycznego

Dokument trafnie identyfikuje zagrożenia geopolityczne. W sytuacji kryzysowej dostawy półprzewodników są zagrożone zakłóceniami na rynkach krajowych producentów. Jednak w PSP brakuje jeszcze wniosków praktycznych z tej diagnozy, np. w postaci postulatów wdrożenia konkretnych instrumentów polityki przemysłowej.

4.2. Struktura filarowa – analiza z perspektywy modelu warstwowego

Siedem filarów MC tworzy logiczną strukturę administracyjną (choć brakuje w nim filaru prawnego), ale nie odzwierciedla struktury fizycznej ekosystemu elektronicznego. Ekosystem ICT ma naturę hierarchiczną (struktura warstwowa *Silicon to Systems*), nie równorzędną (filary). Filar II („Produkcja”) obejmuje wyłącznie półprzewodniki, ignorując PCB/substraty IC, montaż PCBA, integrację oraz fundament materiałowy. Jest to podejście „*chips-only*”, przed którym przestrzegają zarówno *Call to Action IPC/GEA*, jak i stanowisko europejskiego przemysłu z IX 2025: „*it is the complete electronic systems built around those chips that will ultimately enable the EU to remain technologically relevant.*”

Źródła tego błędu tkwią w zachodniej polityce lat 90. Na tej wizji oparto ITA (1996), co doprowadziło do upadku ekosystemów elektronicznych USA (udział PCB: 30% → 4%) i UE (20% → 2,8%). **Postulujemy nie kontynuować tego sposobu myślenia.**

4.3. Opis sektora projektowego – brak perspektywy krajowej

PSP dość realistycznie opisuje stan polskiego sektora. KIGEiT zwraca jednak uwagę, że w obszarze projektowania komercyjna działalność polskich firm ukierunkowana jest niemal wyłącznie na usługi dla odbiorców zagranicznych, nie przyczyniając się do rozwoju zastosowań mikroelektronicznych w polskiej gospodarce. PSP przyznaje, że przemysł funkcjonuje w dużej mierze niezależnie od krajowych kompetencji projektowych. Wykorzystanie tego potencjału do budowy europejskiego/polskiego ekosystemu ICT powinno być jednym z priorytetów strategii, co pozwoli na uzyskiwanie większej wartości dodanej z tej działalności.

4.4. Dane o ekosystemie

Dokument PSP operuje danymi o „ok. 20 firmach” i „ok. 9 tys. osób”, podczas gdy KIGEiT identyfikuje co najmniej 60 podmiotów. Eksperti KIGEiT dodają, że współpracę ośrodków naukowych zbyt często charakteryzuje przewaga konkurencji nad koordynacją, prowadząca do fragmentacji wysiłków.

5. Elementy niezbędne do włączenia do PSP

5.1. Model powiązań ekosystemowych

Jest on niezbędny do identyfikacji i szacowania siły powiązań w ekosystemie. Model warstwowy pokazuje, że powiązania między warstwami nie są opcjonalne. KIGEiT postuluje rozwój kompetencji *back-end* i tworzenie powiązań z odbiorcami końcowymi. To pozwoli uczynić PSP dokumentem żywym i aktualizowanym wraz z rozwojem ekosystemu ICT.

5.2. Wdrożenie polityki popytowej i przerwanie kręgu niemożności

KIGEiT identyfikuje to jako brak komponentu międzynarodowego (wynikający z braku filaru prawnego) w strategii odbudowy ekosystemu ICT na poziomie Polski. **Bez instrumentów kreujących popyt nie powstanie ani skala, ani produkcja, ani suwerenność.** USA mają *Buy American Act* (60–75% krajowej zawartości), wspierając politykę odbudowy ekosystemu ICT twardą i kosztowną zmianą polityki celnej. Chiny dają 20% przewagę cenową krajowym produktom. UE nie ma żadnego porównywalnego instrumentu zorientowanego na ekosystem ICT.

Eksperti KIGEiT identyfikują dodatkowy mechanizm blokujący: krąg niemożności – brak zainteresowania przemysłu ze względu na brak podaży układów ASIC i brak podaży ze względu na brak zainteresowania przemysłu. Przelamanie tego kręgu wymaga celowych działań DCE (*Dissemination, Communication & Exploitation*) – systematycznej upowszechniającej aktywności demonstrującej polskiemu przemysłowi realne możliwości specjalizowanej mikroelektroniki. Obecne dokumenty UE nie przewidują skutecznych działań w tym obszarze.

5.3. Odwrócona logika: innowacje zamiast produkcji

KIGEiT identyfikuje „odwróconą logikę” PSP jako pochodną odwróconej logiki UE. Oparta jest ona na wspieraniu innowacji i B+R, ale jeszcze bez zdefiniowanych narzędzi budowy popytu i skali produkcji. W modelu warstwowym ekosystemu ICT, B+R jest elementem przekrojowym, który musi być powiązany z warstwami produkcyjnymi i całą polityką przemysłową.

5.4. Infrastruktura produkcyjna: przemysł vs. akademie

PSP słusznie stwierdza, że Polska nie dysponuje linią pilotażową. Eksperti KIGEiT zwracają jednak uwagę na ryzyko umieszczenia linii produkcyjnej w sektorze akademickim, bo to osłabia wrażliwość na rachunek ekonomiczny. Wieloletnie doświadczenia krajowe (sięgające czasów CEMI) i obserwacje realiów na styku nauki i przemysłu w czołowych krajach wskazują, że współpraca jest konieczna, ale przywództwo i wsparcie powinno należeć również do przemysłu, gdzie opłacalność jest warunkiem istnienia.

Przykład: PW/CEZAMAT deklaruje możliwość produkcji do 100 000 przyrządów rocznie w kilku technologiach. Przy 200+ chipach na płytce i 50% uzysku daje to ok. 4 płytki dziennie – rozdzielone na kilka technologii. Dla inżyniera z praktyką przemysłową jest oczywiste, że **przy tak śladowej produkcji, utrzymanie stabilności technologii i jakości wiąże się z nieproporcjonalnie wysokimi kosztami, więc jest to praktycznie niemożliwe.** Mikroelektronika jest przemysłem dużej skali, gdzie 10 mln szt. rocznie to produkcja niewielka.

Krajowa Izba Gospodarcza Elektroniki i Telekomunikacji

Dla stabilizacji takiej działalności konieczne jest określenie „lokalnych warunków opłacalności” co najmniej w skali europejskiej, a to wymaga współpracy w ramach tej skali.

5.5. Pominięcie sektora PCB/PCBA/EMS w PSP

Produkcja PCB w Europie: z 20% światowej (2000) spadła do 2,8% (2024). Ponad 1 000 fabryk zamknięto. Dokument MC nie adresuje przyczyn tej katastrofy, chociaż one nie znikły. PCB/PCBA są zaklasyfikowane ogólnie jako „sektor EMS/OEM”, co utrudnia precyzyjne pomiary inwestycji i zatrudnienia, dostęp do dedykowanych instrumentów wsparcia oraz włączenie do planowanych inicjatyw europejskich.

PCB/PCBA stanowią most między projektowaniem a produkcją w pełni funkcjonalnych urządzeń dla sektorów strategicznych: obronności (systemy radarowe, łączności, monitorowania), infrastruktury krytycznej (sterowniki sieci energetycznych, kolejowych, SCADA), medycyny (urządzenia diagnostyczne, pompy infuzyjne) i automatyki przemysłowej (PLC, sterowniki ruchu). Brak odrębnego ujęcia PCB w strategii prowadzi do niedofinansowania sektora, fragmentacji wysiłków i zagrożenia dla suwerenności technologicznej w sektorach krytycznych. Wysyłanie projektów PCB do krajów trzecich w celu wykonania płytek to systemowe ujawnianie know-how oddawanie gratis istotnej wiedzy projektowej.

PSP powinien być uzupełniony o wnioski płynące z szerszych ram analizy, do jakich odwołuje się hasło „*Silicon to System*”, oparte na pełniejszym rozumieniu powiązań w warstwowym modelu ekosystemu ICT. Analiza potrzeb, roli i poziomu produkcji PCB/PCBA/EMS pozwoli na precyzyjniejszą synchronizację produktywności warstwy przyrządów p-p z popytem na te przyrządy.

5.6. Pominięcie Semicon Coalition

Deklaracja 27 państw UE z września 2025 r. - najszerszy konsensus polityczny w sprawie polityki półprzewodnikowej. Polska początkowo była obserwatorem, a obecnie już sygnatariuszem. PSP nie nawiązuje do tej inicjatywy.

5.7. Brak wymiaru obronnego

Wydatki obronne UE: 381 mld EUR (2025) → 750+ mld EUR (cel Polski - 5% PKB). ReArm Europe: 650 mld EUR. Elektronika obronna wymaga suwerennych łańcuchów dostaw. KIGEiT podkreśla, że zwłaszcza w przypadku produktów „*dual use*” wszelkie próby lokowania ich produkcji na liniach zagranicznych powinny napotykać na duże bariery polityczne, prawne i biurokratyczne. Wtedy korzystanie z krajowych zdolności produkcyjnych stanie się koniecznością, nie wyborem.

5.8. Brak analizy barier regulacyjnych

PSP pomija:

- ITA: odwrócona struktura celna, ujemna ERP -2%;
- brak kompensacji systemowych z tytułu kosztów wyższych ochrony środowiska, pracy itd..;
- brak *Buy European Act* w zamówieniach publicznych;
- fragmentacja zamówień obronnych UE (17 typów czołgów, 27 ministerstw obrony);
- brak polityki energetycznej dla fabów (premia kosztowa 25–40% wobec Azji);
- brak systemu rezerw strategicznych materiałów dla PCB (miedź, laminaty, chemikalia) - zależność od azjatyckich dostawców laminatów specjalizowanych.

5.9. Nieadekwatność instrumentów finansowych

Próg 100 mln zł wyklucza większość polskich firm. KIGEiT postuluje instrumenty ukierunkowane na wzrost wolumenu i dodaje, że budżety poszczególnych działań są nieokreślone lub zaniżone, zwłaszcza w zakresie rozbudowy potencjału badawczego i wytwórczego.

5.10. Park technologiczny – odwrócona kolejność

Postulowane utworzenie parku technologicznego jest planowane przedwcześnie. Park powinien być efektem wcześniejszej budowy ośrodków B+R i produkcyjnych, wokół których mógłby się tworzyć – nie odwrotnie. 30 lat polskich doświadczeń z parkami technologicznymi pokazuje, że efekty tworzenia parków nie zawsze odpowiadają oczekiwaniom.

6. Analiza według filarów I–VII (konfrontacja z modelem warstwowym)

Filar	Zakres MC	Ocena	Brakujące warstwy / postulaty
I	Infrastruktura	Z zastrzeżeniami	B+R bez fabryki = eksport IP; PDK wymaga dostępu do linii; DCE do przełamania kręgu niemożności
II	Impuls państwa	Krytyczna	Tylko chipy; brak PCB/PCBA/EMS i produktów krytycznych (poz. II–IV); CEZAMAT: 4 płytki/dzień ≠ stabilna technologia; linia pilotażowa może być w CEZAMAT, ale musi być przemysłowa oparta na licencji
III	Współpraca regionalna i międzynarodowa	Z zastrzeżeniami	Niedoszacowanie skali; firmy projektowe pracują głównie na eksport tracąc wartość IPR; wsparcie skalowania, wspólne projekty inwestycyjne reforma ITA, wdrożenie Buy European
IV	Inwestycje finansowanie	Niedostateczna	Próg 100 mln zł; budżety zaniżone lub nieokreślone; ulgi inwestycyjne
V	Kadry i edukacja	Krytyczna	Polityka, kształcenie, ochrona rynku
VI	Energia i woda	Z zastrzeżeniami	Park tech. przedwczesny; brak polityki energetycznej, rezerwy materiałów PCB; architektura operacyjna ryzykowna
VII	Chemikalia i surowce	Niedopracowana	Brak wiedzy o stanie wymiaru europejskiego

Postulujemy uzupełnienie tej listy o filar VIII „Otoczenie prawne”, który był przedmiotem bardzo dużego zainteresowania adresatem wielu postulatów w procesie konsultacyjnym dot. SPR 2035. W ramach tego brakującego filaru mamy szereg postulatów dot. modernizacji krajowego prawa gospodarczego, mechanizmów jego wykonywania, prawa UE oraz umów międzynarodowych.

7. Kadry i edukacja – wyzwanie fundamentalne

KIGEiT zwraca uwagę na znaczenie Filaru V PSP. Przywołujemy słowa Morrisa Changa (założyciela TSMC): źródłem sukcesu tajwańskiej mikroelektroniki są kadry – „*substantial supply of high quality and dedicated engineers, technicians, operators willing to work in manufacturing*” – z podkreśleniem stabilności zatrudnienia (*low turnover rate*).

Proponujemy sprawdzić, czy PSP nie przecenia liczby dostępnej kadry, zwłaszcza o kwalifikacjach w technologii półprzewodnikowej. Wymagane jest nie tylko stworzenie możliwości edukacyjnych, ale przede wszystkim systemu zachęt budujących atrakcyjną ścieżkę kariery. To zadanie leży bardziej w obszarze psychologii społecznej niż finansów – młodzi ludzie muszą być przekonani, że podejmując trudne studia mogą liczyć na atrakcyjną karierę zawodową.

Cennym zasobem są powracający do Polski specjaliści – inżynierowie, którzy opuścili kraj i zdobyli doświadczenie na liniach produkcyjnych i w laboratoriach czołowych światowych producentów. Strategia powinna aktywnie wciągać tę grupę do transferu wiedzy i budowy kompetencji.

Z zadowoleniem odnotowujemy, że PSP uwzględni wykorzystanie wiedzy seniorów pamiętających okres, gdy w Polsce opracowywano i produkowano komercyjnie mikroprocesory, układy ASIC i fotodiody lawinowe APD.

8. Kontekst europejski i międzynarodowy

8.1. Silicon to Systems: stanowisko europejskiego przemysłu

Dwa kluczowe dokumenty europejskiego przemysłu skierowane do Komisji Europejskiej potwierdzają diagnozę zawartą w niniejszej opinii. Stanowisko z września 2025 („*Industry endorsement of the Semiconductor Coalition declaration*”) oraz pozycja z listopada 2025 („*Review EU Chips Act: Europe needs a Chips Act Plus*”) stwierdzają, że same chipy – zarówno zaawansowane, jak i dojrzałe – nie wystarczą. Konieczne są bezpieczne, kompleksowe łańcuchy wartości od krzemu do systemów (*Silicon to Systems*) dla przemysłów krytycznych.

Krajowa Izba Gospodarcza Elektroniki i Telekomunikacji

Dodatkowym argumentem jest to, że **wartość dodana wnoszona przez nowoczesną mikroelektronikę generowana jest głównie nie na etapie produkcji chipów, lecz w obszarze produkcji sprzętowej** – co potwierdza ranking najcenniejszych marek, gdzie dominują firmy technologiczne wykorzystujące mikroelektronikę w produktach końcowych.

Stworzenie bardziej jednolitego rynku UE potrzebne jest Polsce do przyspieszenia tempa rozwoju pod warunkiem bardziej kompleksowego podejścia do polityki PSP obejmującej cały ekosystem ICT.

8.2. ITA jako bariera strukturalna

ITA (1996) + ITA II (2015): zerowe cła na gotowe wyroby, cła na materiały. W kontekście modelu warstwowego: ITA demotywuje inwestycje w fundament ekosystemu, powodując jego systematyczną erozję.

8.3. Dźwignie negocjacyjne¹

Siła ponownie stała się podstawowym argumentem w światowej rywalizacji gospodarczej, co zaowocowało wojną handlową. Musimy zaakceptować fakt, że USA dynamicznie przechodzą z relacji multilateralnych opartych na zasadach do relacji bilateralnych wymuszanych z pozycji siły. Jeśli UE ma przetrwać (co jest w żywotnym interesie Polski) powinna się do tego faktu szybko dostosować, szczególnie w obszarze polityki półprzewodnikowej, stanowiącej szczególnie konfliktowy obszar ekosystemu ICT.

UE, tak jak USA, również ma zdolność do negocjacji z pozycji siły. Rekomendujemy polskiemu rządowi wspieranie takiej polityki na poziomie UE. Dysponujemy wieloma atutami takimi jak: dostęp do jednego z trzech największych rynków na świecie, subsydiami, cłami, normami i standardami i przewagami technologicznymi nawet w technologiach ekosystemu ICT (np. monopol ASML na EUV² - 32,7 mld EUR przychodów 2025 = europejski punkt kontrolny na poziomie 0 modelu warstwowego; żaden zaawansowany fab nie działa bez ASML). PSP nie bierze pod uwagę możliwości wykorzystania tego typu atutów, ponieważ element aktywności międzynarodowej w odbudowie ekosystemu ICT nie jest dostatecznie uwzględniony.

Powinniśmy sobie takie argumenty wypracować i korzystać z nich w procesach negocjacyjnych. Polska jest ważnym partnerem gospodarczym Niemiec, źródłem olbrzymich korzyści dla Holandii itd.. Z tego powodu powinniśmy domagać się wzajemności – dbałości o rozwój polskiego ekosystemu ICT, które podupadł głównie z powodu błędnej polityki UE w minionych 30-u latach.

8.4. Współpraca regionalna: realizm vs. ambicja

PSP postuluje mikroregion Polska-Czechy-Saksonia. KIGEiT ocenia tę koncepcję jako trudną do realizacji ze względu na ogromne dysproporcje poziomu rozwoju przemysłu półprzewodnikowego w tych krajach. Znacznie bardziej realistyczna byłaby współpraca polskiego przemysłu elektronicznego (EMS/sprzęt) z niemieckim i francuskim przemysłem półprzewodnikowym, wykorzystująca komplementarność kompetencji, potrzeb i specjalizacji.

Natomiast z uznaniem należy podejść do koncepcji rozwoju przemysłu półprzewodnikowego na Śląsku – stworzyłoby to perspektywę transformacji przemysłowej, z wykorzystaniem istniejących kompetencji i potencjału edukacyjnego AGH.

8.5. Ryzyka subsydiowania enklaw

ESMC Drezno: TSMC kontroluje IP, europejscy partnerzy mają po 10%. Inwestycje motywowane wyłącznie dotacjami nie budują ekosystemu. Foxconn Wisconsin, TSMC Arizona, Intel Magdeburg i CyberMicro potwierdzają: bez łańcucha wartości i długofalowej woli politycznej żadna dotacja nie zapewni trwałej produkcji.

8.6. Precedensy historyczne

- **USA:** 4% PCB, brak MLCC, *CHIPS Act* krytykowany za enklawy bez ekosystemu.
- **Japonia:** z >50% do ~9% chipów, ale utrzymała ekosystem dzięki Keiretsu³.

¹ ASML to holenderska firma technologiczna z siedzibą w Veldhoven, specjalizująca się w produkcji systemów litograficznych

² EUV (*Extreme Ultraviolet*) — kluczowa technologia potrzebna do wytwarzania najbardziej zaawansowanych chipów

³ oznacza „system” lub „sieć powiązań”

- **Chiny:** 150–200 mld USD, ~18% foundry, budowały cały ekosystem, nie fabry.
- **Tajwan:** 71% foundry = 40 lat polityki z pełnym łańcuchem + kadrami (Morris Chang).
- **Polska/CyberMicro:** projekt linii pilotażowej 2017/18, porzucony z przyczyn politycznych – ostrzeżenie przed powtarzaniem błędów.

9. Rekomendacje KIGEiT

W świetle powyższej analizy, przedstawiamy rekomendacje KIGEiT.

9.1. Postulaty dot. współpracy międzynarodowej na poziomie UE

1. Zaangażowanie w proces wychodzenia z porozumienia ITA i Memorandum e-commerce.
2. Buy European Act – 60–75% europejskiej zawartości (Stanford-Vienna 2025: zgodność z WTO).
3. Konsolidacja zamówień obronnych – EMAT z wymogiem europejskiego pochodzenia.
4. Strategia „*mature-node-first*” – węzły ≥ 28 nm (67–70% produkcji).
5. Fundusz cierpliwego kapitału – 50 mld EUR, horyzont 15–20 lat.
6. Budowa nowych dźwigni negocjacyjnych w negocjacjach z krajami trzecimi takich jak dostęp do technologii, produktów, rynku, również w innych segmentach gospodarki.
7. Współpraca PL-DE – polski EMS/sprzęt + niemiecki przemysł półprzewodnikowy (realistyczniejsza niż mikroregion PL-CZ-Saksonia). Wypracowanie polskiej pozycji negocjacyjnej w tym aspekcie mogą być równoległe przygotowania alternatywnych modeli współpracy np. z Francją lub Włochami.

9.2. Działania na poziomie krajowym

1. Przeformułowanie celu – **odbudowa zastosowań specjalizowanej mikroelektroniki w polskim przemyśle, z priorytetem obronności i infrastruktury krytycznej.**
2. Model warstwowy ekosystemu ICT jako rama polityki – zamiast „*chips-only*”, realizacja „*Silicon to Systems*” (dokumenty branży EU IX/XI 2025). To otwiera drogę do nowych materiałów i przyrządów dla energoelektroniki i fotoniki.
3. Pilotażowa linia produkcji ASIC – przemysłowa (nie akademicka), z licencją technologiczną, wspierana porozumieniami na szczeblu politycznym, sąsiadująca z linią doświadczalną (aktualizacja koncepcji CyberMicro).
4. Polityka popytowa – preferencje w zamówieniach publicznych, wdrożenia pilotażowe w obronności.
5. Działania DCE – systematyczne upowszechnianie możliwości ASIC wśród polskiego przemysłu dla przełamania kręgu niemożności.
6. Wsparcie skalowania istniejących firm – instrumenty na wzrost wolumenu, ulgi inwestycyjne w obszarach, w których utworzono warunki trwałej opłacalności.
7. Kadry: ścieżki kariery i diaspora – system zachęt budujących perspektywę kariery; aktywne włączenie powracających specjalistów.
8. Korekta sekwencji: produkcja przed parkiem – park technologiczny jako efekt a nie punkt wyjścia budowy ekosystemu.
9. Dedykowane wsparcie PCB/PCBA – 300–500 mln PLN, próg 10–20 mln zł; modernizacja linii (automatyzacja, AOI/ICT, *traceability*, cyberbezpieczeństwo); stworzenie komercyjnych podstaw do tworzenia rezerw strategicznych materiałów na 3–6 miesięcy.
10. Zamówienia pre-komercyjne (PCP) – kompletne platformy sprzętowe (chip → PCB → montaż → integracja) dla obronności, infrastruktury krytycznej, medycyny i automatyki.
11. Kotwica obronna – wymogi europejskiej zawartości elektronicznej w obronności, infrastrukturze i zakładach produkcji strategicznej
12. Ochrona prawna strategii długoterminowych – prawna niezależność od cyklu wyborczego, porozumienia międzyresortowe (lekcja CyberMicro).

10. Podsumowanie

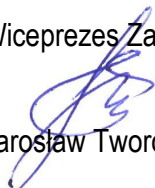
KIGEiT postuluje utworzyć jasny spis zadań dla strony rządowej, który będą służyć rzeczywistej realizacji przyjętego celu w podziale na 3 grupy.

1. **Zdefiniowanie polityki budowy warunków dla opłacalnej działalności produkcyjnej przemysłu ICT w UE**, a w szczególności zbiorów zadań mających na celu likwidację warunków, które doprowadziły do katastrofy ekosystemu ICT w UE i zahamowały rozwój technologiczny Polski.
2. **Opis zbioru narzędzi finansowych adekwatnych do celów i niezbędnego przyspieszenia procesu rewitalizacji zakładów produkcyjnych ekosystemu ICT**, uwzględniających warunki opłacalności każdego typu produkcji w Polsce i UE.
3. **Zdefiniowanie nakładów na edukację, naukę i B+R** o skali adekwatnej do wielkości i rodzaju wspieranych oraz finansowanych projektów rewitalizacji przemysłu produkcyjnego.

Deklarujemy, współpracę naszych ekspertów w pracach nad zdefiniowaniem spisu zadań dla strony rządowej, które będą służyć rzeczywistej realizacji dokumentu „Polska w grze o przyszłość – polityka dla sektora półprzewodników 2026+”. Celowe byłoby przeprowadzenie spotkania ekspertów KIGEiT i rządowych.

Wiceprezes Zarządu

Jarosław Tworóg



Prezes Zarządu

Stefan Kamiński



Załączniki:

1. Ekosystem elektroniczno-cyfrowy (ICT). Definicja strukturalna
2. Porozumienie ITA pierwotna przyczyna degradacji ekosystemu ICT UE
3. Globalny rynek przyrządów półprzewodnikowych w 2024 roku

Ekosystem elektroniczno-cyfrowy (ICT) Definicja strukturalna

Niniejsza definicja ekosystemu elektroniczno-cyfrowego została opracowana przez Krajową Izbę Gospodarczą Elektroniki i Telekomunikacji (KIGEIT) jako narzędzie do komunikacji przemysłu z administracją rządową odpowiedzialną za politykę przemysłową - na podstawie raportu U.S. DoC/DHS (2022), uzupełniona o fundament produkcyjny w świetle koncepcji *Silicon to Systems (Call To Action, IPC/GEA)*

1. Dysfunkcyjność produktowego opisu ekosystemu ICT

Definicja „ekosystemu ICT” użyta m.in. w raporcie U.S. Department of Commerce z 2022 r. ma charakter funkcjonalny, gdyż ogranicza się do wskazania głównej funkcji – wytwarzania sprzętu i oprogramowania. W tym celu identyfikuje cztery filary produktowe: sprzęt komunikacyjny, sprzęt obliczeniowy, urządzenia końcowe i oprogramowanie krytyczne. Jest to taksonomia poprawna jako klasyfikacja produktów końcowych, a nie definicja ekosystemu gospodarczego, gdyż pomija fundament, na którym te cztery filary się opierają. Nie wskazuje co jest niezbędne, by wskazane grupy sprzętu i oprogramowanie mogły być wytwarzane.

Raport amerykański w sekcji dot. podatności systemowych stwierdza, że pierwszą słabością jest „brak krajowego ekosystemu produkcji elektroniki” (*lack of domestic electronics manufacturing ecosystem*). Identyfikuje trzy warstwy produkcyjne (komponenty bazowe, montaż pośredni, produkty końcowe), a półprzewodniki wydziela jako oddzielną kategorię krytyczną. Nie wyciąga jednak z tego wniosku strukturalnego: że te warstwy produkcyjne nie są „opcjonalnym dodatkiem” do filarów produktowych, lecz warunkiem ich istnienia.

Definicja czterech filarów bez fundamentu produkcyjnego jest jak opis budynku przez wyliczenie pięter – bez wzmianki o fundamencie i konstrukcji nośnej. Może służyć celom klasyfikacyjnym, ale nie może służyć za podstawę strategii odbudowy suwerenności technologicznej, bo nie mówi, z czego musi składać się ekosystem, aby całość konstrukcji była stabilna. Definicja musi również zawierać sens istnienia tego budynku – jego funkcje w gospodarce.

Źródła tej słabości tkwią w latach 90-ych, gdy polityka gospodarcza wysokorozwiniętych krajów zachodnich była oparta na przekonaniu, że globalizacja pozwoli na wyniesienie fundamentu produkcyjnego do krajów rozwijających. W tym założeniu przyjęto, że przewaga kompetencyjna, polityczna i militarna pozwoli utrzymywać stan, w którym kapitał zainwestowany w środki produkcji w krajach rozwijających się będzie generował marginalnie niskie zyski, natomiast większość wartości dodanej będzie monetyzowana na poziomie B+R oraz sprzedaży, w tym sprzedaży usług. Na tej krótkowzrocznej wizji oparto porozumienie ITA, co doprowadziło do upadku ekosystemu cyfrowo-elektronicznego w UE.

2. Pełna definicja ekosystemu elektroniczno-cyfrowego

2.1. Zasada konstrukcyjna: model warstwowy „od materiału do systemu”

Ekosystem elektroniczno-cyfrowy należy definiować nie jako zestawienie kategorii produktowych, lecz jako wielowarstwową strukturę, w której każda warstwa jest warunkiem koniecznym istnienia warstw wyższych. Proponujemy model warstwowy składający się z fundamentu i pięciu poziomów, uzupełnionych o dwa elementy przekrojowe.

2.2. Struktura warstwowa ekosystemu ICT

Poziom	Warstwa	Zakres
V	Produkty i usługi końcowe	Sprzęt komunikacyjny, obliczeniowy, urządzenia końcowe, usługi cyfrowe, platformy chmurowe
IV	Integracja systemowa (EMS/OEM)	Montaż końcowy, testowanie, integracja sprzętowo-programowa, firmware, walidacja
III	Montaż elektroniczny (PCBA)	Montaż SMT/THT, lutowanie, inspekcja AOI/AXI, testowanie ICT/FCT, montaż podzespołów
II	Komponenty i podzespoły	a) Półprzewodniki: front-end (fab), back-end (pakowanie, testowanie), projektowanie (IP, EDA), b) PCB/substraty IC: płytki jedno- i wielowarstwowe, HDI, substraty organiczne i ceramiczne, c) Komponenty pasywne: rezystory, kondensatory, cewki, filtry, d) Złącza, kable, elementy elektromechaniczne, e) Fotonika, MEMS, czujniki.
I	Materiały i chemikalia	Monokryształy krzemowe (wafle), materiały III-V (GaN, SiC, GaAs) Laminaty miedziane, prepregi, fotorezysty, developery, gazy procesowe Metale (Cu, Au, Al, W, Co), cele napylające, materiały CMP Materiały do pakowania (epoksy, drut bondingowy, leadframe'y)
0	FUNDAMENT: Sprzęt produkcyjny i infrastruktura	Litografia (ASML, Canon, Nikon), trawienie, depozycja, implantacja Sprzęt do produkcji PCB (wiertarki, laminatory, galwanizernie) Linie montażowe SMT (pick-and-place, reflow, wave soldering) Cleanroomy, infrastruktura energetyczna i wodna, systemy oczyszczania

Elementy przekrojowe	Warstwa	Zakres
A	AI, oprogramowanie i IPR	Narzędzia EDA, firmware, systemy operacyjne, sterowniki, biblioteki open-source, własność intelektualna (rdzenie IP), modele AI/ML
B	Kadry, edukacja i B+R	Uczelnie techniczne, instytuty badawcze (IMEC, Fraunhofer, Łukasiewicz), inżynierowie procesu, projektanci, technolodzy, linie pilotażowe, prototypownie

2.3. Uzasadnienie struktury: każda warstwa warunkuje wyższe

Struktura warstwowa odzwierciedla fizyczne zależności technologiczne, które nie są negocjowalne:

- **Bez poziomu 0** (sprzętu produkcyjnego) nie można wytworzyć żadnego materiału ani komponentu. ASML jest jedynym dostawcą litografii EUV na świecie – jest to europejski węzeł kontrolny o znaczeniu równym TSMC.
- **Bez poziomu I** (materiałów) nie można uruchomić produkcji. Monokryształ krzemowy (Shin-Etsu, SUMCO – 80% światowej produkcji w Japonii) jest warunkiem istnienia każdego chipa. Laminaty miedziane są warunkiem istnienia każdej PCB.
- **Bez poziomu II** (komponentów) nie można zamontować niczego. Półprzewodnik bez PCB, na której jest zamontowany, i bez komponentów pasywnych, które zapewniają mu zasilanie i filtrowanie sygnałów, jest bezwartościowy. Struktury półprzewodnikowe to komponenty, które są „mózgami”, które wymagają „układu nerwowego i szkieletu”. Chipy to obecnie komponenty krytyczne, ale takimi są również płytki PCB.

- **Bez poziomu III** (montażu PCBA) nie istnieje fizyczny produkt. Chip zaprojektowany w Gdańsku, wyprodukowany przez TSMC i przywieziony do Europy nie staje się routerem ani modulem radarowym, dopóki nie zostanie zamontowany na PCB wraz z setkami innych komponentów.
- **Bez poziomu IV** (integracji) nie ma gotowego systemu. Montaż elektroniczny nie kończy procesu – produkt musi być zintegrowany z obudową, oprogramowaniem, przetestowany jako całość i certyfikowany.
- **Poziom V** (produkty końcowe) to to, co widzi użytkownik – ale jest jedynie wierzchołkiem struktury, której stabilność zależy od wszystkich niższych warstw.

2.4. Odnośnik do ITA: inwersja celna uderza w fundament i dolne warstwy

Struktura warstwowa wyjaśnia, dlaczego inwersja celna wywołana przez porozumienie ITA jest tak destrukcyjna. ITA znosi cła na produkty z poziomów III–V (gotowe montaż, systemy, urządzenia), ale nie obejmuje materiałów i chemikaliów z poziomu I ani części sprzętu z poziomu 0. Producent europejski, który chce budować zdolności na dolnych poziomach struktury, jest obciążony cłami na półprodukty i konkuruje z bezcłowym importem gotowych wyrobów z górnych poziomów. ITA strukturalnie demotywuje inwestycje w fundament ekosystemu.

3. Definicja operacyjna

Ekosystem elektroniczno-cyfrowy (ICT) to wielowarstwowa struktura przemysłowo-technologiczna obejmująca:

- **fundament** – sprzęt produkcyjny (litografia, trawienie, depozycja, linie SMT) oraz infrastrukturę (cleanroomy, energia, woda, oczyszczanie);
- **pięć warstw produkcyjnych** – od materiałów i chemikaliów (I), przez komponenty i podzespoły wraz z półprzewodnikami (II), montaż elektroniczny PCBA (III) i integrację systemową EMS/OEM (IV), do produktów i usług końcowych (V);
- **dwa elementy przekrojowe** – oprogramowanie i własność intelektualną (EDA, firmware, IP, AI/ML) oraz kadry, edukację i B+R (uczelnie, instytuty, linie pilotażowe),

w której każda warstwa jest **warunkiem koniecznym** istnienia warstw wyższych, a suwerenność technologiczna państwa lub bloku państw jest funkcją zakresu kontroli nad **wszystkimi** warstwami łącznie.

3.1. Implikacje definicji dla polityki przemysłowej

Z powyższej definicji wynikają trzy zasady, które powinny kierować polityką przemysłową:

- **Zasada kompletności:** Strategia sektorowa musi obejmować wszystkie warstwy modelu, nie tylko wybrane. Podejście „chips-only” (koncentracja na półprzewodnikach z pominięciem PCB, EMS, materiałów) jest równoznaczne z budową piętra bez fundamentów. To właśnie jest istota koncepcji „Silicon to Systems” (Call To Action, IPC/GEA).
- **Zasada priorytetowości dolnych warstw:** Warstwy niższe są strategicznie ważniejsze, ponieważ warunkują wszystkie wyższe. Utrata kontroli nad materiałami (poziom I) lub sprzętem produkcyjnym (poziom 0) jest bardziej krytyczna niż utrata konkretnego producenta urządzeń końcowych (poziom V). ASML (poziom 0) i Shin-Etsu (poziom I) są strategicznie ważniejsi niż producent routerów (poziom V).
- **Zasada spójności regulacyjno-celnej:** Reżim celny i regulacyjny musi być spójny ze strukturą warstwową – nie może osłabiać dolnych warstw (cła na materiały) przy jednoczesnym otwieraniu górnych warstw na bezcłowy import (ITA). Efektywna stopa ochrony musi być co najmniej neutralna na każdym poziomie modelowania, łącznie z modelowaniem biznesowym w UE.

4. Porównanie z dotychczasową definicją

Kryterium	Definicja 4-filarowa (raport US DoC)	Definicja warstwowa (Silicon to Systems)
Struktura	4 kategorie równorzędne (filary)	Model warstwowy: fundament + 5 warstw + 2 przekrojowe
Półprzewodniki	Wydzielone poza definicję (osobna ocena)	Poziom II – integralna część ekosystemu
Materiały i chemikalia	Nieuwzględnione	Poziom I – fundament produkcyjny
Sprzęt produkcyjny	Nieuwzględniony	Poziom 0 – warunek istnienia ekosystemu
PCB / substraty IC	Wzmianka w łańcuchu dostaw, nie w definicji	Poziom II – równoległy z półprzewodnikami
Montaż (EMS/PCBA)	Wzmianka w łańcuchu dostaw, nie w definicji	Poziomy III–IV – krytyczne ogniwa
Hierarchia zależności	Brak – filary równorzędne	Jednoznaczna: warstwa niższa warunkuje wyższą
Przydatność dla polityki	Klasyfikacja produktów	Narzędzie identyfikacji luk strategicznych

5. Zastosowanie: analiza luk polskiego ekosystemu

Definicja warstwowa pozwala natychmiast zidentyfikować luki strategiczne polskiego ekosystemu na każdym poziomie:

Poziom	Stan w Polsce	Luka	Priorytet
0 – Sprzęt	Brak producentów sprzętu do fabrykatów	Krytyczna	Długoterminowy
I – Materiały	Brak krajowej produkcji wafli Si, laminatów, gazów; obciążenie cłami ITA	Krytyczna	Pilny (reformacja ITA)
II – Komponenty	Projektowanie: silne (DCD-SEMI, ChipCraft, VIGO). Produkcja (fab): brak	Częściowa	Strategiczny
III – PCBA	Rosnący sektor EMS; 5. rynek w Europie	Umiarkowana	Wzmocnienie
IV – Integracja	Częściowe zdolności (obronność, automatyka)	Znacząca	Rozwój
V – Produkty	Głównie montaż zagranicznych projektów	Znacząca	Długoterminowy
A – Software/IP	Silne: Intel Gdańsk, Synopsys, DCD-SEMI IP	Niewielka	Utrzymanie
B – Kadry/B+R	Dobre uczelnie; drenaż mózgow; brak linii pilotażowych	Częściowa	Pilny

Analiza ta pokazuje strukturę „klepsydry” polskiego ekosystemu: silne kompetencje na poziomie software/IP (A) i rosnący montaż (III), ale krytyczne luki na dolnych poziomach struktury (0, I, II) – tam, gdzie tworzy się prawdziwa wartość dodana i gdzie leży fundament suwerenności technologicznej.

6. Wniosek

Definicja ekosystemu ICT musi odzwierciedlać jego fizyczną naturę: jest to struktura warstwowa, w której każda warstwa jest zbudowana na niższej. Cztery filary produktowe z raportu amerykańskiego opisują jedynie to, co widoczne na powierzchni. Model warstwowy „od materiału do systemu” pokazuje całą konstrukcję – łącznie z fundamentem, którego brak jest głównym źródłem europejskiej i polskiej podatności strategicznej.

Strategia „Polska w grze o przyszłość 2026+”, która posługuje się pojęciem „ekosystemu półprzewodników” bez zdefiniowania jego pełnej struktury warstwowej, ryzykuje powielenie błędu podejścia *chips-only* – inwestowanie w wybrane warstwy bez zabezpieczenia fundamentu.

Porozumienie ITA pierwotna przyczyna degradacji ekosystemu ICT UE

Materiał analityczny Krajowej Izby Gospodarczej Elektroniki i Telekomunikacji (KIGEiT)
październik 2025 (zaktualizowany marzec 2026)

Wstęp

W ramach prac wynikających z udziału w projekcie „Call to Action”⁴ KIGEiT opracowała i przedstawiła na poziomie UE (czerwiec 2025) swoją opinię na temat wpływu porozumienia ITA na upadek ekosystemów ICT w UE i USA⁵. Początkowo nasze stanowisko wzbudziło zdziwienie, ale też przyznano nam rację, że wejście w życie tego porozumienia rzeczywiście stworzyło bardzo niekorzystne warunki dla rozwoju całego ekosystemu ICT (elektronicznego/cyfrowego).

To porozumienie, a właściwie lobbging i interesy wielkich korporacji, które były rzeczywistymi autorami tego porozumienia, wpłynęło na kształt prawa UE. W ten sposób system zamówień publicznych i ochrony konkurencyjności zaczęły systematycznie niszczyć konkurencyjność przemysłu będącego bazą sprzętową cyfryzacji w USA oraz całego przemysłu sprzętowego i oprogramowania w UE.

Legenda, którą sprzedawały organizacje lobbgingowe działające na zlecenie wspomnianych korporacji brzmiała prosto. „Rośnie i nadal będzie rosło znaczenie technologii ICT w gospodarce. Dominację w zakresie ICT będziemy pogłębiać poprzez zwiększone nakłady na B+R oraz kontrolę handlu światowego. To wymaga większych nakładów. Zwiększenie nakładów na B+R jest możliwe poprzez outsourcing produkcji do krajów rozwijających się. Nasza dominacja będzie niezagrożona, gdyż kontrolując światowy handel – kontrolujemy IPR”.

Już w momencie dyskusji na temat ITA nie brakowało głosów, że wyprowadzanie produkcji to wyprowadzanie know-how. Wskazywano, że nie można mieć kompetencji i IPR bez stałego kontaktu z produkcją. KIGEiT była jedną z wielu organizacji, które zgłaszały te obawy, a później aktywnie działała, by minimalizować negatywne skutki oddziaływania tego porozumienia na polską gospodarkę. Dzięki temu mamy nadal relatywnie silny przemysł EMS/PCB/PCBA.

Jednak to nie zmienia faktu, że bez zakończenia lub głębokiej weryfikacji ITA, wszelkie wysiłki na rzecz odbudowy ekosystemu ICT w UE skazane są na niepowodzenie.

Istota Porozumienia ITA

Porozumienie o Technologiach Informacyjnych (*Information Technology Agreement*, ITA⁶) zawarte w ramach WTO w 1996 r. jest powszechnie przedstawiane jako wielostronny sukces liberalizacji handlu. W istocie było ono instrumentem amerykańskiej strategii handlowej, którego konstrukcja stworzyła systemowy mechanizm podcinający europejską produkcję w całym łańcuchu wartości elektroniki użytkowej i profesjonalnej, poczynając od materiałów bazowych a kończąc na systemach cyfrowych. Po 30 latach można stwierdzić, że zniszczyło to większość produkcji sprzętowej w USA i jest strukturalną przyczyną deindustrializacji elektronicznej Europy.

⁴ <https://kigeit.org.pl/2024/06/11/kigeit-podpisala-apel-o-opracowania-strategii-dla-europejskiego-przemyslu-elektronicznego/>

⁵ <https://kigeit.org.pl/2024/06/10/apel-o-wsparcie-dla-pcb-i-ems-jako-kluczowego-ogniwa-dla-rozwoju-krajowego-i-europejskiego-przemyslu-elektronicznego/>

⁶ https://www.wto.org/english/tratop_e/inftec_e/inftec_e.htm

1. Geneza: od amerykańsko-japońskiej wojny handlowej do globalnego porozumienia

Samo zrozumienie faktu bez głębszego zrozumienia przyczyn, które doprowadziły do podpisania tego porozumienia nie można liczyć na reindustrializację UE, a więc również Polski.

1.1. Amerykańsko-japońskie porozumienie półprzewodnikowe

ITA nie powstało w próżni. Jego bezpośrednim poprzednikiem było bilateralne porozumienie półprzewodnikowe USA – Japonia z 1986 r. (*US–Japan Semiconductor Agreement*), podpisane 2 września 1986 r. pod groźbą amerykańskich sankcji na podstawie Sekcji 301 ustawy handlowej. Między 1978 a 1986 r. amerykański udział w rynku DRAM spadł z 70% do 20%, podczas gdy japoński wzrósł z poniżej 30% do 75%. USA wymusiły na Japonii trzy koncesje: zaprzestanie dumpingu chipów DRAM na rynkach amerykańskim i wobec państw trzecich, otwarcie rynku japońskiego do docelowego 20% udziału firm zagranicznych (cel osiągnięty dopiero w 1992 r.) oraz ustanowienie systemów monitorowania cen minimalnych (*fair market value*) obliczanych kwartalnie przez Department of Commerce.

Porozumienie to ustanowiło precedens: amerykańska polityka handlowa w sektorze półprzewodników nie podlegała zwykłym regułom wielostronnym, lecz była kształtowana przez bilateralną presję dyplomatyczną, za którą stały konkretne interesy amerykańskich korporacji – w tym SIA (*Semiconductor Industry Association*), założonej w 1977 r. przez m.in. Roberta Noyce'a z Intela.

Porównując ówczesne i obecne działania USA trzeba sobie zadać pytanie, co należy zrobić, aby obecne zmiany nie stały się powtórką z przeszłości.

1.2. Od bilateralizmu do multilateralizmu: geneza ITA

Po osiągnięciu celów wobec Japonii, amerykańska strategia ewoluowała od bilateralnego zarządzania handlem (*managed trade*) ku wielostronnej liberalizacji – ale na warunkach korzystnych dla amerykańskiego przemysłu. Kluczową rolę odegrały trzy organizacje branżowe: amerykańska ITI (*Information Technology Industry Council*), europejska EUROBIT (*European Association of Manufacturers of Business Machines*) i japońska JEIDA (*Japan Electronic Industry Development Association*). W 1994–1995 r. organizacje te wspólnie lobbowały za liberalizacją cel na produkty IT.

Jednak inicjatywa polityczna była jednoznacznie amerykańska. USTR (*United States Trade Representative*) postawił ITA jako priorytet negocjacyjny na I Konferencję Ministerialną WTO w Singapurze. Negocjacje prowadziła grupa Quad (USA, UE, Japonia, Kanada) w pierwszym półroczu 1996 r., a porozumienie podpisano 13 grudnia 1996 r. przez 29 uczestników. Amerykański cel strategiczny był jasny: zapewnić amerykańskim firmom technologicznym – które właśnie przechodziły na model *fabless* i *outsourcowały* produkcję do Azji – bezcłowy dostęp do rynków globalnych zarówno dla gotowych produktów, jak i komponentów produkowanych w krajach o niskich kosztach.

2. Konstrukcja ITA: systemowa asymetria

2.1. Co obejmuje porozumienie – a czego nie obejmuje

ITA wyeliminowało cła na osiem szerokich kategorii produktów: komputery i urządzenia peryferyjne, sprzęt telekomunikacyjny, półprzewodniki, sprzęt do produkcji półprzewodników, oprogramowanie, przyrządy naukowe, nośniki danych oraz części i akcesoria tych produktów. Wdrożenie nastąpiło na zasadzie Klauzuli Najwyższego Uprzywilejowania (MFN) – koncesje celne obowiązywały wobec wszystkich członków WTO, nie tylko sygnatariuszy ITA. Do 2000 r. cła miały być całkowicie zniesione.

Kluczowe jest to, czego ITA **nie** obejmowało: **materiałów bazowych i chemikaliów** używanych w produkcji elektroniki. Laminaty miedziane (pozycja taryfowa 7410210090, cło 5,2%), prepregi z żywicy epoksydowej (3921905590, cło 6,5%), laminaty epoksydowe miedziane (74091900000, cło 4,8%), laminaty z włókna szklanego FR4 (70197300000, cło 5,0%), laminaty proste miedziane (7410 1100 400,

clo 5,2%), laminaty niemiedziane (70196100290, clo 7,0%) – wszystkie te materiały, bez których nie można wyprodukować płytki drukowanej, pozostały obciążone cłami w wysokości 5–7%. Równocześnie gotowe płytki drukowane (PCB), jako produkty IT, wchodziły na rynek europejski z zerowym cłem.

KIGEiT wspierało (jako doradca) polską delegację na rozmowach w WTO podczas negocjacji Porozumienia ITA. Udało się dzięki temu odroczyć zniesienie cel dla wielu podzespołów i komponentów oraz niektórych wyrobów gotowych np. PC i radary wprowadzanych na rynek polski do 2002 roku (nie byliśmy jeszcze członkiem UE i takie warunki zostały zaakceptowane dla rynku polskiego).

2.2. Inwersja celna i negatywna efektywna stopa ochrony

Zjawisko, które powstało w wyniku ITA, ma w ekonomii handlu międzynarodowego precyzyjną nazwę: **inwersja celna** (*tariff inversion*) prowadząca do **negatywnej efektywnej stopy ochrony** (*negative effective rate of protection, ERP*). Występuje ona, gdy cła na surowce i półprodukty są wyższe niż cła na produkt końcowy. W takim przypadku producent krajowy jest w gorszej sytuacji niż importer gotowego produktu – płaci cło na materiały, a konkuruje z bezcłowym importem gotowych wyrobów.

Badania WTO potwierdziły, że sektor sprzętu komputerowego i elektroniki biurowej doświadczył negatywnej efektywnej stopy ochrony rządu -2%, w porównaniu z pozytywną stopą +5,5% sprzed wejścia w życie ITA (1995). Oznacza to, że ITA nie tyle zniosło ochronę europejskiego przemysłu elektronicznego, co **aktywnie karze produkcję krajową** – transformując ją z działalności chronionej w działalność dyskryminowaną.

2.3. Mechanizm działania w praktyce

Aby zilustrować skalę problemu, rozważmy europejskiego producenta płytek drukowanych:

- Kupuje laminat miedziany importowany z Azji (praktycznie jedyni producenci) – płaci 5,2% cła.
- Kupuje prepregi epoksydowe – płaci 6,5% cła.
- Kupuje chemikalia procesowe (wytrawiacze, aktywatory, powłoki galwaniczne) – płaci dodatkowe cła.
- Wytwarza PCB, przetwarzając te materiały – ponosi koszty energii, pracy, amortyzacji, regulacji REACH/PFAS.
- Konkuruje na rynku europejskim z gotową PCB z Azji, która wchodzi z zerowym cłem i jest produkowana z użyciem tych samych materiałów zakupionych tam bez cła, z subsydiowanymi kosztami energii, pracy i opłat za korzystanie ze środowiska.

Efektywna różnica kosztowa wynikająca wyłącznie z asymetrii celnej – bez uwzględnienia subsydiów azjatyckich, różnic w kosztach energii czy regulacji środowiskowych – szacowana jest na 3–5% ceny produktu końcowego. W branży o marżach rzędu 5–10% jest to różnica eliminująca rentowność.

3. ITA II (2015): pogłębienie problemu

W grudniu 2015 r. na Konferencji Ministerialnej WTO w Nairobi 54 członków uzgodniło rozszerzenie ITA (tzw. ITA II lub ITA Expansion), obejmujące dodatkowe 201 produktów o łącznej wartości handlu 1,3 bln USD rocznie. Rozszerzenie objęło m.in. wielokomponentowe układy scalone (MCO), ekrany dotykowe, nawigację GPS, konsole do gier wideo, sprzęt medyczny (MRI, USG) oraz nowej generacji półprzewodniki i sprzęt do ich produkcji.

ITA II pogłębiło asymetrię celową – poszerzyło zakres wyrobów gotowych objętych stawką zerową, ale nie skorygowało cel na materiały bazowe i chemikalia produkcyjne. Lista produktów objętych ITA II została wynegocjowana ponownie pod silnym wpływem amerykańskich korporacji technologicznych. Każde rozszerzenie bezcłowego importu gotowych wyrobów elektronicznych, bez równoległego zniesienia cel na półprodukty, dalej pogłębia negatywną efektywną stopę ochrony europejskiego przemysłu.

Wydałoby się, że politycy UE i USA w roku 2015 roku już powinni rozumieć, jakie skutki przyniosło obowiązujące porozumienia ITA i dokonają odpowiednich korekt. Stało się wręcz przeciwnie.

Dlatego mamy obowiązek poinformować polskich polityków, że w roku 2025 przedsiębiorcy UE i Polski już wiedzą, że politycy nie rozumieją problemu. Dlatego kolejne regulacje, programy i strategie cyfrowe nie likwidują przyczyn pierwotnych regresu ekosystemu ICT. Inwestycje w ICT w UE są i będą trwale nierentowne i ryzykowne tak długo, jak długo nie będzie nie budzących wątpliwości sygnałów, że klasa polityczna pogłębiła swą wiedzę i zrealizowała niezbędny pakiet reform.

W przeciwnym razie wszelkie wydatki na filary I – VII zdefiniowane w dokumencie „Polska w grze o przyszłość - polityka dla sektora półprzewodników 2026+” nie przyczynią się do rewitalizacji biznesowej ekosystemu ICT.

4. ITA jako narzędzie modelu fables – kto zyskał, kto stracił

4.1. Beneficjenci: amerykańskie firmy fables i azjatyccy producenci

ITA było idealnym uzupełnieniem rewolucji biznesowej, którą przechodził amerykański przemysł półprzewodników w latach 90. Firmy fables⁷ projektują chipy w USA, zlecają jego produkcję, montaż i pakowanie w Azji, a gotowy produkt sprzedają globalnie. ITA zagwarantowało, że na każdym etapie tego łańcucha – od wafla krzemowego, przez zapakowany chip, po gotowy moduł – produkty przemieszczają się między krajami bez obciążeń celnych.

Korzyści były ogromne. Między 1996 a 2008 r. globalny handel produktami ICT wzrósł z 1,2 bln USD do 4,0 bln USD – ponad 10% rocznie. Amerykańskie firmy technologiczne – jak stwierdził Intel w swoim stanowisku popierającym ITA – „skorzystały niezwykle z tego wzrostu handlu ICT”. USTR oficjalnie opisuje ITA jako jedno z największych osiągnięć amerykańskiej polityki handlowej.

Równoległym beneficjentem byli azjatyccy producenci półprzewodników, fabryki PCB i EMS – którzy uzyskali bezcłowy dostęp do rynków zachodnich. Chiny, które przystąpiły do ITA w 2003 r. przy akcesji do WTO, wykorzystwały zerowe cła do budowy potencjału eksportowego. Jednocześnie stosowały wewnętrzne subsydia (dotacje, ulgi podatkowe, preferencyjne pożyczki, obniżone koszty energii i opłat z tytułu korzystania ze środowiska), których Porozumienie ITA nie regulowało.

4.2. Przegrani: europejscy i amerykańscy producenci

Przegrzanymi ITA byli producenci wytwarzający fizyczne produkty elektroniczne na terenie UE i USA. Dane ZVEI i IPC dokumentują skalę strat:

Sektor	Udział Europy ~2000	Udział Europy 2023	Spadek
PCB	13,8–20%	2,2%	-6× do -9×
EMS(montaż)	22%	11%	-2x
P-p (produkcja)	~24%	~8%	-3×
L. firm PCB w UE	~480	~160	-3×

Parlament Europejski zwrócił uwagę na ten problem w zapytaniu parlamentarnym P- 002327/2023, wskazując, że UE nakłada cła do 6,5% na surowce do produkcji PCB, podczas gdy gotowe PCB z Chin nie podlegają cłom importowym. Komisja Europejska w odpowiedzi potwierdziła, że PCB, półprzewodniki i komponenty pasywne objęte są ITA i dlatego są bezcłowe – ale nie podjęła działań w sprawie asymetrii na materiałach bazowych. Nie pociągnęło to z sobą żadnej refleksji i nie stymulowało żadnych działań naprawczych.

⁷ https://pl.wikipedia.org/wiki/Fables?utm_source=copilot.com

5. Strukturalne konsekwencje ITA dla całego łańcucha elektronicznego

5.1. Asymetria nie ogranicza się do PCB

Choć przykład PCB jest najlepiej udokumentowany w ramach projektu „*Call To Action*” (m.in. dzięki pracom ZVEI i KIGEiT), inwersja celna wywołana przez ITA nadal dotyka całego łańcucha wartości elektronicznej:

- **Produkcja półprzewodników:** Gazy procesowe (NF₃, SF₆, specjalistyczne gazy czyste), chemikalia do litografii (fotorezysty, developery), materiały polerskie (CMP slurries), cele napylające (sputtering targets) – wiele z tych inputów podlega cłom, podczas gdy gotowe chipy są bezcłowe.
- **Montaż i pakowanie (back-end):** Substraty IC (ceramiczne, organiczne), drut bondingowy (złoto, miedź, aluminium), materiały do hermetyzacji (epoxy molding compounds), ramy wyprowadzeń (leadframes) – cła na te materiały podnoszą koszty europejskiego back-endu.
- **Produkcja komponentów pasywnych:** Materiały ceramiczne, folia aluminiowa, materiały ferromagnetyczne do produkcji kondensatorów, rezystorów i cewek – podlegają cłom, podczas gdy gotowe komponenty pasywne są bezcłowe na mocy ITA.
- **Produkcja sprzętu telekomunikacyjnego:** Materiały do produkcji obudów, elementy mechaniczne, złącza specjalistyczne, kable wewnętrzne – nie wszystkie objęte ITA, podczas gdy gotowe urządzenia telekomunikacyjne są bezcłowe.

5.2. Efekt kumulacyjny w łańcuchu wartości

Kluczowa obserwacja polega na tym, że w elektronice łańcuch wartości jest długi i wieloetapowy. Produkt końcowy (np. router telekomunikacyjny) składa się z PCB, na której zamontowano półprzewodniki, komponenty pasywne, złącza i elementy mechaniczne, całość zmontowana jest przez firmę EMS. Na każdym etapie europejski producent kupuje obciążone cłem półprodukty, a na każdym etapie konkuruje z bezcłowym importem. Im dłuższy łańcuch wartości zlokalizowany w Europie, tym większy skumulowany *tax wedge* – klin podatkowy wynikający z asymetrii celnej. Porozumienie ITA stworzyło strukturalny bodziec do tego, by każdy kolejny etap produkcji przenosić poza UE.

6. ITA a subsydia azjatyckie – podwójne uderzenie

ITA wyeliminowało jedyny mechanizm równoważący, jaki UE mogłaby zastosować wobec azjatyckich subsydiów: cła wyrównawcze. W normalnym reżimie WTO państwo może nałożyć cła antydumpingowe lub wyrównawcze na subsydiowany import. Ponieważ ITA związało stawki celne na poziomie zero, UE nie może podnieść ceł na importowaną elektronikę – nawet jeśli jest masowo subsydiowana. Jak udokumentowało stowarzyszenie ZVEI:

- **USA:** Defense Production Act przeznacza 150 mln USD specjalnie na PCB i substraty IC. Cała branża korzysta z IRA (389 mld USD) i IIRA (1,2 bln USD).
- **Chiny:** Cały ekosystem mikroelektroniki jest subsydiowany: pomoc finansowa, ulgi podatkowe, preferencyjne pożyczki, obniżone koszty energii i opłat za korzystanie ze środowiska. China National Integrated Circuit Industry Investment Fund (tzw. „Big Fund”) zainwestował ponad 100 mld USD w trzy rundy od 2014 r.
- **Tajwan:** TSMC korzysta z preferencji podatkowych, subsydiowanej infrastruktury i gwarancji dostaw energii i wody. Efektywna stawka podatkowa TSMC wynosi ok. 10%.
- **UE:** Reguły pomocy publicznej uniemożliwiają szybkie i porównywalne wsparcie. Cła związane ITA uniemożliwiają obronę celową. Producenci europejscy płacą cła i konkurują z bezcłowym, subsydiowanym importem.

ITA stworzyło zatem **podwójną asymetrię**: producent w UE jest jednocześnie (1) obciążony cłami na półprodukty i (2) pozbawiony jakiegokolwiek ochrony celnej przed subsydiowanym importem gotowych wyrobów. Jest to struktura, która nie mogła doprowadzić do innego wyniku niż deindustrializacja.

7. Kontekst 2025–2026: przebudzenie i wojna handlowa

Dopiero ostatnio (2024–2025 r.) kwestia strukturalnych efektów ITA zaczęła przenikać do debaty politycznej. Zapytanie parlamentarne P-002327/2023 w Parlamencie Europejskim, inicjatywa *Call To Action* (IPC/GEA) postulująca podejście „*Silicon to Systems*”, stanowisko ZVEI z lutego 2024 r. z konkretnymi pozycjami taryfowymi do zwolnienia, deklaracja *Semicon Coalition* z września 2025 r. – wszystkie te inicjatywy identyfikują problem, ale żadna dotychczas nie doprowadziła do jego rozwiązania.

Równolegle pojawia się nowy czynnik: administracja amerykańska, która forsowała Porozumienie ITA w 1996 r., w 2025 r. zaczęła rozważać wyjście z porozumienia. Po nałożeniu 50% cła na import miedzi półprzetworzonej (od 1 sierpnia 2025 r.) – uderzającego m.in. w produkcję PCB – oraz wdrożeniu masowych ceł na import z Chin, USA de facto porzuciły doktrynę wolnego handlu, którą same narzuciły światu za pośrednictwem ITA. Europa, która nie obroniła swojego przemysłu w 1996 r., ryzykuje teraz, że pozostanie jedynym dużym rynkiem wciąż stosującym reżim ITA – czyli jedynym rynkiem otwartym na subsydiowany import azjatycki, bez możliwości obrony celnej.

8. Wnioski dla polityki polskiej i europejskiej

Polityka gospodarcza Polska formułowana obecnie w SPR 2035 powinna przyjąć do wiadomości, że procesy cyfryzacji wszystkich dziedzin gospodarki i obronności nadal przyspieszają. Należy przyjąć, że tempo zmian może być 3-krotnie większe, tzn. że zmiany jakie zajądą w najbliższej dekadzie, będą tak głębokie jak te które zaszły w latach 1998 – 2026.

Analiza ITA w pełnym kontekście historycznym prowadzi do następujących wniosków:

- **ITA nie było neutralnym porozumieniem liberalizacyjnym** – było instrumentem amerykańskiej strategii handlowej, który spełnił swoje cele: zapewniło amerykańskim firmom *fabless* bezcłowy dostęp do globalnych łańcuchów dostaw i rynków zbytu.
- **Konstrukcja ITA stworzyła systemową inwersję celną** – zerową ochronę na gotowe wyroby przy utrzymaniu ceł na inputy – która matematycznie prowadzi do negatywnej efektywnej stopy ochrony europejskiego przemysłu.
- **Asymetria celna dotyczy całego łańcucha elektronicznego**, nie tylko PCB. Każdy etap produkcji zlokalizowany w UE jest obciążony *tax wedge*, który kumuluje się wzdłuż łańcucha wartości.
- **ITA zablokowało również możliwość obrony przed subsydiami** – wiążąc stawki celne na poziomie zero, pozbawiło UE instrumentu ceł wyrównawczych wobec masowo subsydiowanego importu azjatyckiego.
- **Polska strategia półprzewodnikowa musi uwzględniać tę rzeczywistość**. Budowanie krajowych zdolności produkcyjnych w reżimie ITA wymaga albo równoważnych subsydiów (na wzór amerykański), albo reformy ITA, albo – co postuluje *Call To Action* – zniesienia ceł na materiały bazowe, aby przywrócić co najmniej neutralną efektywną stopę ochrony.
- **Strategia MC „Polska w grze o przyszłość 2026+” nie identyfikuje tego problemu**. Ani ITA, ani inwersja celna, ani negatywna ERP nie są wymienione w dokumencie. Jest to istotna luka analityczna, biorąc pod uwagę, że każda inwestycja w produkcję elektroniczną w Polsce będzie podlegać tym samym strukturalnym obciążeniom.

GLOBALNY RYNEK PRZYRZĄDÓW PÓŁPRZEWODNIKOWYCH W 2024 ROKU⁸

Struktura według typu produktu, zastosowania, technologii produkcji i modelu biznesowego

1. Wielkość i dynamika rynku

W 2024 roku globalna sprzedaż przyrządów półprzewodnikowych osiągnęła **630,5 mld USD**, co stanowi wzrost o 19% względem 2023 roku.

Od 2001 roku branża rośnie w średnim tempie 6,8% rocznie (CAGR). Prognozy WSTS przewidują dalszy wzrost – do 697 mld USD w 2025 i 739 mld USD w 2026.⁹

2. Struktura według typu produktu

Rynek obejmuje dziewięć kategorii według klasyfikacji WSTS. Cztery największe segmenty – Logic, Memory, Analog i MPU – odpowiadają za 82% rynku. Logic i Memory (60% rynku) wymagają zaawansowanych węzłów technologicznych; pozostałe segmenty opierają się na procesach dojrzałych.

Tabela 1 Sprzedaż globalna wg typu produktu (2024)¹⁰

Kategoria produktu (WSTS)	mld USD	Udział	Zmiana r/r	Przykłady produktów
Układy logiczne (Logic)	215,8	34,2%	+20,8%	GPU, ASIC, FPGA, SoC, akceleratory AI
Pamięci (Memory)	165,5	26,2%	+79,3%	DRAM, NAND Flash, NOR, HBM
Układy analogowe (Analog)	79,6	12,6%	-1,9%	Zarządzanie zasilaniem, ADC/DAC
Mikroprocesory (MPU)	54,2	8,6%	+19,6%	CPU x86/ARM (PC, serwery, mobile)
Optoelektronika (Opto)	41,1	6,5%	-4,9%	LED, lasery, fotodetektory
Elementy dyskretnie (Discrete)	31,0	4,9%	-12,7%	Tranzystory mocy, diody, tyrystory
Mikrokontrolery (MCU)	21,8	3,5%	-21,9%	MCU 8/16/32-bit (auto, IoT, AGD)
Sensory (Sensor)	18,9	3,0%	-4,1%	MEMS, czujniki obrazu, ciśnienia
Procesory sygnałowe (DSP)	2,7	0,4%	-15,6%	DSP (telco, audio, radar)
RAZEM	630,5	100%	+19,0%	

Źródło: SIA 2025 Factbook (s. 9), dane WSTS i szacunki SIA.

3. Struktura według obszaru zastosowań końcowych

Popyt na półprzewodniki generowany jest przede wszystkim przez produkty konsumenckie. Komputery i komunikacja (smartfony, infrastruktura 5G) odpowiadają łącznie za 68% rynku. Motoryzacja (12,7%), choć mniejsza wartościowo, jest strategicznie istotna z uwagi na elektryfikację i autonomizację pojazdów.

⁸ Na podstawie: SIA 2025 Factbook, WSTS, TrendForce, raporty roczne spółek

⁹ SIA 2025 Factbook, s. 2; dane WSTS. Kwoty w dolarach amerykańskich.

¹⁰ SIA 2025 Factbook, s. 9; klasyfikacja WSTS: Logic, Memory, Analog, MPU, Opto, Discrete, MCU, Sensor, DSP.

Tabela 2. Sprzedaż globalna wg zastosowania końcowego (2024)¹¹

Segment końcowy	mld USD	Udział	Główne typy półprzewodników
PC / Komputery	~220	34,9%	Procesory CPU/GPU, pamięci RAM/SSD, chipsety, kontrolery
Komunikacja	~208	33,0%	SoC smartfonów, modemy 5G, infrastruktura telco, switche
Motoryzacja	~80	12,7%	MCU, czujniki, IGBT/SiC, radar ADAS, infotainment
Elektronika użytkowa	~62	9,9%	TV, konsole, AGD, urządzenia przenośne
Przemysł	~53	8,4%	Automatyka, robotyka, energoelektronika, metrologia
Rząd / Wojsko	~6	1,0%	Systemy obronne, satelity, radary, kryptografia

Źródło: SIA 2025 Factbook (s. 8), dane WSTS. Wartości mld USD – szacunek na podstawie udziałów procentowych.

4. Struktura według technologii produkcji (węzły procesowe)

Poniższa tabela pokazuje szacunkowy podział rynku półprzewodników według węzła technologicznego, w którym produkowane są układy. Kluczowa obserwacja: **zaawansowane węzły (≤ 7 nm) obsługują około 38–42% wartości rynku**, a dojrzałe procesy (> 7 nm) – pozostałe 58–62%, czyli ponad 365 mld USD rocznie.

Dane oparte są na: strukturze przychodów TSMC wg węzła (raport roczny 2024: 3 nm = 18%, 5 nm = 34%, 7 nm = 17% przychodu waflowego), udziałach TSMC w rynku foundry (~62%), oraz analizie segmentów produktowych, które z natury wymagają określonych węzłów.

Tabela 3. Szacunkowy podział rynku półprzewodników wg węzła technologicznego (2024)¹²

Węzeł technologiczny	mld USD (szac.)	Udział	Główni producenci	Typowe produkty
< 5 nm (3 nm, 2 nm)	~85–95	~14–15%	TSMC, Samsung	Procesory AI (GPU, TPU), SoC flagship smartfonów, najnowsze CPU serwerowe
5 nm	~95–105	~15–17%	TSMC, Samsung	GPU (Nvidia, AMD), CPU Apple, Qualcomm, procesory serwerowe AMD/Intel
7 nm	~55–65	~9–10%	TSMC, Samsung	Starsze GPU, FPGA, procesory mobilne, modemy 5G
10–14 nm	~45–55	~7–9%	TSMC, Samsung, Intel	CPU Intel starszej generacji, procesory mobilne, SSD kontrolery
16–22 nm	~30–40	~5–6%	TSMC, Samsung, GF, Intel	MCU zaawansowane, FPGA, kontrolery pamięci, SoC IoT premium
28–45 nm	~55–70	~9–11%	TSMC, UMC, GF, SMIC	MCU motoryzacyjne, WiFi/BT, kontrolery wyświetlaczy, PMIC
65–180 nm	~50–65	~8–10%	UMC, GF, SMIC, VIS, Tower, IDM	Analog, PMIC, czujniki, sterowniki mocy
> 180 nm	~45–60	~7–9%	IDM (TI, Infineon, STM, ON)	Dyskretne, IGBT, SiC/GaN, tyrystory, sensory MEMS
≤ 7 nm (zaawansowane)	~235–265	~38–42%	TSMC, Samsung	Logic + Memory zaawansowane
> 7 nm (dojrzałe)	~365–395	~58–62%	Wszyscy (IDM + foundry)	Analog, MCU, Discrete, Sensor + część Logic/Memory

¹¹ SIA 2025 Factbook, s. 8; dane WSTS. Wartości bezwzględne to szacunki własne na podstawie udziałów procentowych.

¹² Szacunki własne na podstawie: TSMC Annual Report 2024, TrendForce Q4 2024, IC Insights. Podział wg węzłów jest przybliżony, gdyż producenci nie publikują pełnej segmentacji.

Szacunki własne na podst.: TSMC Annual Report 2024, TrendForce Q4 2024, SIA 2025 Factbook, IC Insights. Przedziały odzwierciedlają niepewność szacunków.

Uwaga: Segment pamięci (165 mld USD) stosuje specyficzne procesy technologiczne – DRAM wykorzystuje węzły rzędu 12–18 nm (1α, 1β, 1γ), a NAND jest produkowany w architekturze 3D (do 300+ warstw). Oba typy są w tabeli rozproszone między kategorie zaawansowaną i pośrednią.

5. Struktura według modelu produkcji (foundry vs. IDM vs. fabless)

Branża półprzewodnikowa działa w trzech modelach biznesowych: **IDM** (Integrated Device Manufacturer) – firma projektuje i produkuje chipy we własnych fabrykach (Intel, Samsung, TI, Infineon); **fabless** – firma projektuje chipy, ale zleca produkcję foundry (Nvidia, Qualcomm, AMD, Broadcom, MediaTek); **foundry** – firma produkuje chipy na zlecenie (TSMC, Samsung Foundry, GlobalFoundries, UMC, SMIC).

Przychód foundry (~136 mld USD) nie sumuje się arytmetycznie z przychodami fabless, gdyż koszt produkcji waflowej jest już wliczony w cenę sprzedawanych chipów fabless. Łączny rynek (\$630,5 mld) = sprzedaż IDM + sprzedaż fabless.

5.1. Główne foundry światowe

Tabela 4. Przychody głównych foundry (2024)¹³

Foundry	Przychód (mld USD)	Udział w foundry	Charakterystyka
TSMC (Tajwan)	~90,8	~67%	3/5/7/16/28 nm; ponad 500 klientów; ~62% rynku foundry światowego
Samsung Foundry (Korea)	~13	~10%	3/5/7/14 nm; produkcja własnych i zewnętrznych chipów
GlobalFoundries (USA)	~8,1	~6%	12/14/22/28/40/180 nm; rezygnacja z węzłów < 12 nm
UMC (Tajwan)	~7,5	~5%	14/22/28/40/65 nm; specjalizacja w dojrzałych procesach
SMIC (Chiny)	~8,0	~6%	14/28/40/55/65 nm; de facto lider chińskiego foundry
Inne foundry (VIS, PSMC, Tower, HH Grace)	~9	~6%	28–350 nm; procesy specjalne (BCD, SOI, SiGe)
RAZEM foundry	~136	100%	~22% łącznego rynku p-p (\$630 mld)

Źródło: TrendForce Q4 2024, raporty roczne spółek. Przychody zaokrąglone.

5.2. Główne firmy IDM i fabless

Tabela 5. Największe firmy półprzewodnikowe wg modelu biznesowego (2024)

Firma	Przychód p-p (mld USD)	Model biznesowy	Kluczowe produkty i uwagi
Intel (USA)	~54,2	IDM + foundry	CPU x86, FPGA (Altera), Intel Foundry Services
Samsung Semiconductor (Korea)	~64,0	IDM + foundry	DRAM, NAND, SoC Exynos, CIS, wyświetlacze OLED
SK Hynix (Korea)	~47,5	IDM	DRAM, NAND, HBM (lider pamięci HBM dla AI)
Micron (USA)	~29,1	IDM	DRAM, NAND, pamięci serwerowe i mobilne
Texas Instruments (USA)	~16,3	IDM	Analog, PMIC; własne fabryki 300 mm (dojrzałe procesy)
Infineon (Niemcy/UE)	~16,4	IDM	IGBT, SiC, MCU motoryzacyjne, czujniki, PMIC

¹³ Przychody foundry na podstawie: TrendForce (Top 10 Foundries Q4 2024), raporty roczne spółek. Przychody IDM/fabless: raporty roczne spółek za 2024. Przychód foundry nie sumuje się z przychodami fabless (unikanie podwójnego liczenia).

Firma	Przychód p-p (mld USD)	Model biznesowy	Kluczowe produkty i uwagi
STMicroelectronics (UE)	~13,3	IDM	MCU, SiC, czujniki MEMS, analog; fabryki we Francji i Włoszech
NXP (Holandia/UE)	~12,6	Lite IDM*	MCU motoryzacyjne, radar, NFC, procesory i.MX
Broadcom (USA)	~37,8	Fabless**	ASIC sieciowe, WiFi/BT, przepływnościowe ASIC AI
Qualcomm (USA)	~33,2	Fabless	SoC Snapdragon, modemy 5G, RF front-end
Nvidia (USA)	~61,0	Fabless	GPU, akceleratory AI (H100/B200), SoC auto (Orin/Thor)
AMD (USA)	~25,8	Fabless	CPU Ryzen/EPYC, GPU Radeon/Instinct, FPGA Xilinx
MediaTek (Tajwan)	~18,5	Fabless	SoC smartfonów (Dimensity), WiFi, TV chipy

* Lite IDM = posiada niektóre fabryki, ale znaczną część produkcji zleca foundry. ** Broadcom raportuje łącznie z infrastrukturą software.

Źródło: raporty roczne spółek za rok fiskalny 2024 (lub 2024/2025 dla spółek z przesuniętym rokiem).

6. Struktura geograficzna sprzedaży

Regiony odzwierciedlają miejsce sprzedaży chipów do producentów sprzętu elektronicznego. Ponad połowa chipów trafia do Azji, gdzie skoncentrowana jest produkcja elektroniki (montaż, testowanie, pakowanie). Europa stanowi zaledwie 8,1% rynku sprzedaży chipów.

Tabela 6. Sprzedaż globalna wg regionu (2024)¹⁴

Region	mld USD	Udział	Zmiana r/r	Uwagi
Ameryki (Americas)	195,1	30,9%	+45%	Siedziba głównych projektantów chipów (Qualcomm, Apple, Nvidia)
Chiny	185,1	29,4%	-1%	Największy kraj-odbiorca; spadek po eksportowych ograniczeniach
Azja i Pacyfik (bez Chin)	152,3	24,2%	+15%	Tajwan, Korea, Japonia, Indie – produkcja elektroniki
Europa	51,3	8,1%	+8%	Motoryzacja, przemysł; Niemcy, Francja, Włochy, Holandia
Japonia	46,7	7,4%	0%	Elektronika użytkowa, motoryzacja, sprzęt przemysłowy
RAZEM	630,5	100%	+19%	

Źródło: SIA 2025 Factbook (s. 10), dane WSTS.

¹⁴ SIA 2025 Factbook, s. 10; dane WSTS. Regiony odzwierciedlają miejsce sprzedaży do producentów sprzętu, nie końcowej konsumpcji.

7. Udziały według kraju siedziby firmy

Perspektywa zmienia się zasadniczo, gdy analizujemy rynek według siedziby głównej firm projektujących chipy. Firmy amerykańskie kontrolują ponad połowę rynku, choć większość produkcji realizują w Azji (głównie w TSMC).

Tabela 7. Udział w globalnej sprzedaży wg siedziby firmy (2024)¹⁵

Kraj siedziby	Udział w rynku	mld USD (szac.)	Kluczowe firmy
USA	50,4%	~318	Nvidia, Qualcomm, Broadcom, Intel, AMD, TI, Micron, Apple*
Korea Południowa	21,1%	~133	Samsung, SK Hynix
Unia Europejska	9,2%	~58	Infineon, NXP, STMicroelectronics, ASML (sprzęt)*
Japonia	8,2%	~52	Sony (CIS), Renesas, Kioxia, Rohm
Tajwan	6,5%	~41	MediaTek, Novatek, Realtek (TSMC = foundry, nie wliczane)
Chiny	4,5%	~28	HiSilicon (Huawei), SMIC (foundry), YMTC, CXMT

* Apple projektuje własne chipy (M-series, A-series), ale sprzedaje je jako część urządzeń, więc nie jest ujmowana w statystykach półprzewodnikowych jako osobna firma p-p.

Źródło: SIA 2025 Factbook (s. 3), dane WSTS i SIA Estimates.

8. Inwestycje i kapitałochłonność

Branża półprzewodnikowa jest jedną z najbardziej kapitałochłonnych gałęzi przemysłu. W 2024 roku same amerykańskie firmy półprzewodnikowe (w tym fabless) wydały łącznie 119,5 mld USD na B+R (70,0 mld) i inwestycje kapitałowe (49,5 mld). Łączne nakłady stanowią około 30% przychodów – to jeden z najwyższych wskaźników wśród wszystkich branż. Tempo wzrostu nakładów od 2001 roku wynosi 6,4% CAGR, a inwestycja na pracownika sięgnęła 235 tys. USD.¹⁶

9. Kluczowe wnioski

- Koncentracja produktowa:** Logic i Memory (60% rynku, ~381 mld USD) wymagają zaawansowanych węzłów 3–7 nm. Analog, MCU, Discrete i Sensor (~24% rynku, ~152 mld USD) bazują na dojrzałych procesach ≥ 28 nm.
- Zaawansowane vs. dojrzałe procesy:** Węzły ≤ 7 nm obsługują ok. 38–42% wartości rynku. Pozostałe 58–62% (ponad 365 mld USD) to produkcja w węzłach dojrzałych – krytyczna dla motoryzacji, energoelektroniki, IoT i przemysłu.
- Dominacja foundry:** Rynek foundry (~136 mld USD) jest zdominowany przez TSMC (67% udziału). Tajwańskie foundry łącznie kontrolują $>70\%$ mocy produkcyjnych kontraktowych. Większość zaawansowanej produkcji (≤ 7 nm) odbywa się wyłącznie w TSMC i Samsung Foundry.
- Model fabless dominuje w innowacji:** Firmy fabless (Nvidia, Qualcomm, AMD, Broadcom, MediaTek) odpowiadają za ~35–38% sprzedaży IC i rosną szybciej niż IDM. Ich zależność od TSMC tworzy systemowe ryzyko geopolityczne.
- Europa – niszowa, ale strategiczna:** UE kontroluje 9,2% globalnego rynku, specjalizując się w motoryzacji (Infineon, NXP, STMicroelectronics) i dojrzałych procesach. Nie posiada zdolności produkcyjnych w węzłach < 10 nm. Planowana fabryka TSMC w Dreźnie (2027) ma to częściowo zmienić, ale jedynie w zakresie 12–28 nm.

¹⁵ SIA 2025 Factbook, s. 3; dane WSTS i SIA Estimates.

¹⁶ SIA 2025 Factbook, s. 12; R&D \$70,0 mld + CAPEX \$49,5 mld = \$119,5 mld (same firmy USA).

6. **Kapitałochłonność jako bariera:** Inwestycje rzędu 30% przychodów (119,5 mld USD rocznie dla samych firm amerykańskich) determinują oligopolistyczną strukturę branży i stanowią ogromną barierę wejścia.
-

Źródła:

- SIA, 2025 Factbook (Semiconductor Industry Association), dane za rok 2024 – tabele 1–3, 5–7.
- WSTS (World Semiconductor Trade Statistics), Semiconductor Market Forecast Autumn 2025.
- TSMC, Annual Report 2024 / Q4 2024 Earnings Release – podział przychodów wg węzła technologicznego.
- TrendForce, Global Top 10 Foundries Revenue Q4 2024 (marzec 2025) – przychody foundry.
- Raporty roczne spółek: Intel, Samsung, SK Hynix, Micron, TI, Infineon, STM, NXP, Broadcom, Qualcomm, Nvidia, AMD, MediaTek (rok fiskalny 2024/2025).